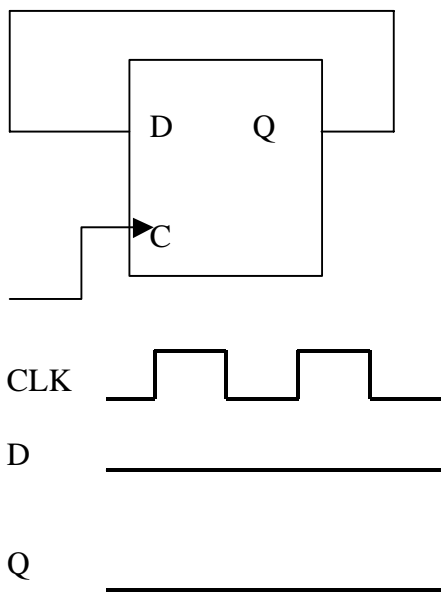


7. Narysuj przebieg na wyjściu przerzutnika:

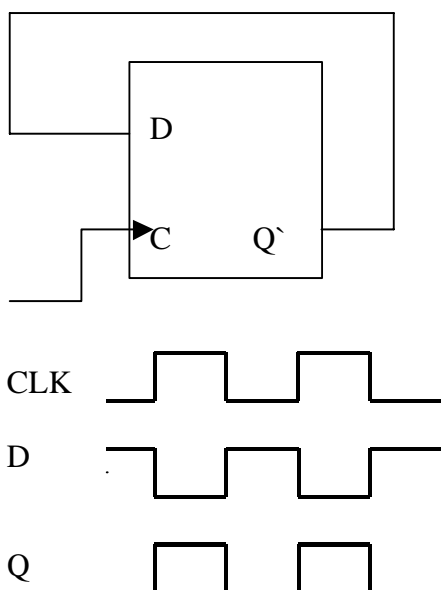
- a) typu D z wyjściem Q podłączonym do wejścia
 - b) typu D z wyjściem Q' podłączonym do wejścia
 - c) typu JK z wejściem J podłączonym do Q a wejściem K podłączonym do 0
 - d) typu JK z wejściem J podłączonym do Q a wejściem K podłączonym do 1
 - e) typu JK z wejściem J podłączonym do Q' a wejściem K podłączonym do 0
 - f) typu JK z wejściem J podłączonym do Q' a wejściem K podłączonym do 1
- Wejście CLK podłączono do przebiegu zegarowego.

W każdym przypadku zaczynamy z $Q=0$:

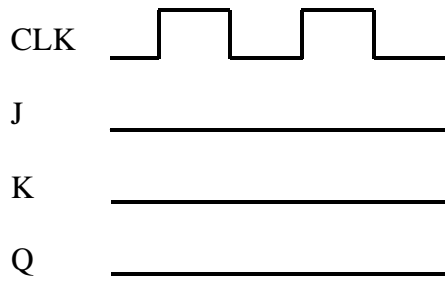
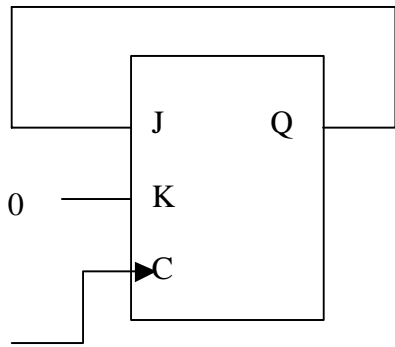
a) typu D z wyjściem Q podłączonym do wejścia



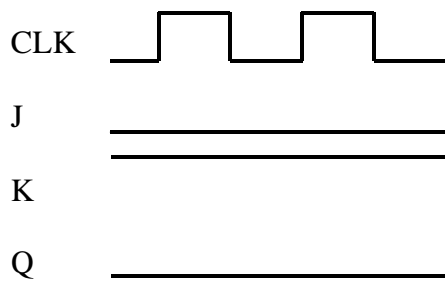
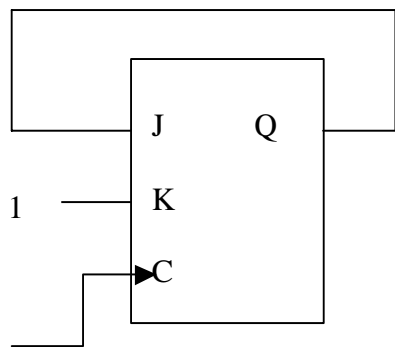
b) typu D z wyjściem Q' podłączonym do wejścia



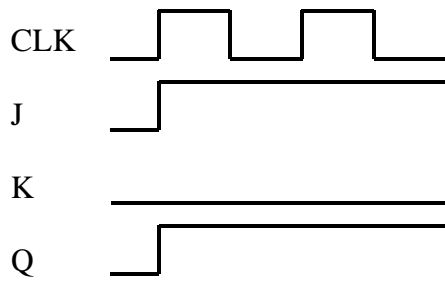
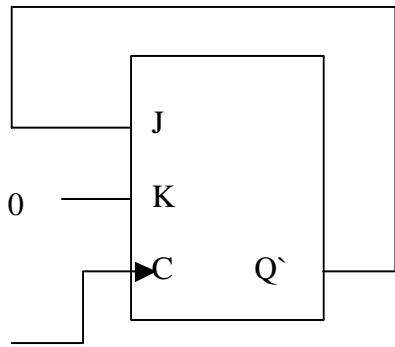
c) typu JK z wejściem J podłączonym do Q a wejściem K podłączonym do 0



d) typu JK z wejściem J podłączonym do Q a wejściem K podłączonym do 1



e) typu JK z wejściem J podłączonym do Q' a wejściem K podłączonym do 0



f) typu JK z wejściem J podłączonym do Q' a wejściem K podłączonym do 1

